

SISTEMAS EMBEBIDOS

MICRONCONTROLADORES Y MICROPROCESADORES
MSC. PAUL ROSERO

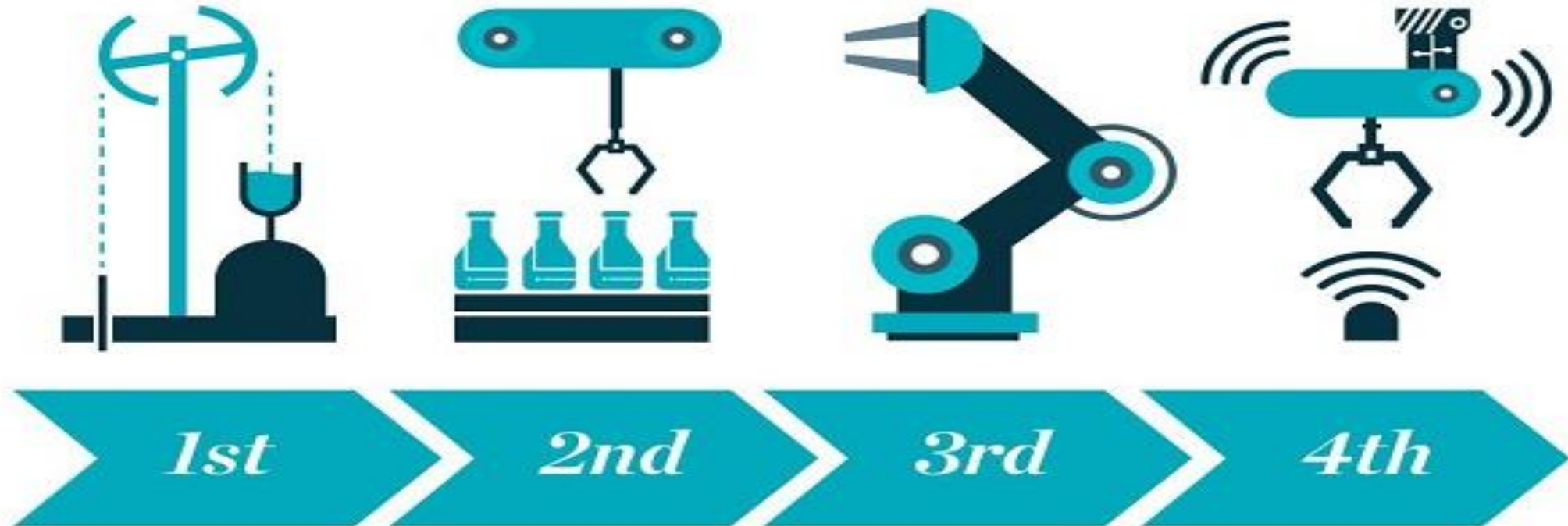


AGENDA

- Introducción
- Unidad Central de Procesamiento (CPU)
 - Registros
 - Organización interna
 - Arquitecturas
 - Capacidad de instrucciones
- Sistemas Embebidos
 - Diseño de un sistema microcontrolador
 - Sistemas actuales

1. INTRODUCCIÓN

REVOLUCIÓN INDUSTRIAL



1. INTRODUCCIÓN

- 1 Máquinas reemplazaron a los músculos
- 2 Máquinas modificaron la forma de desplazarnos y comunicarnos
- 3 Máquinas buscan reemplazar al cerebro
- 4 Máquinas cambian nuestro entorno (ciberfísico)

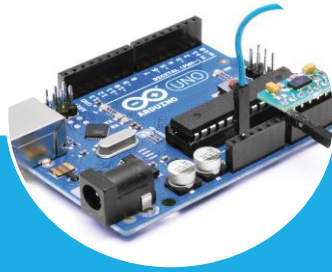
1. INTRODUCCIÓN

Desde la segunda revolución industrial, uno de los principales avances tecnológicos fueron los semiconductores. Desde estos elementos electrónicos, permitieron integrarlos de varias formas hasta llegar a la construcción de microprocesadores y microcontroladores. Actualmente, estos sistemas han permitido automatizar procesos que se encuentran permanentemente con nosotros.

Microprocesadores: Aplicaciones en donde se requiere el manejo de grandes volúmenes de información y reducir tiempos de procesamiento.

Microcontroladores: Han incorporado más capacidades que les permiten la interacción con el mundo físico en tiempo real, además de mejores desempeños en ambientes de tipo industrial.

1. INTRODUCCIÓN



MICROCONTROLADORES

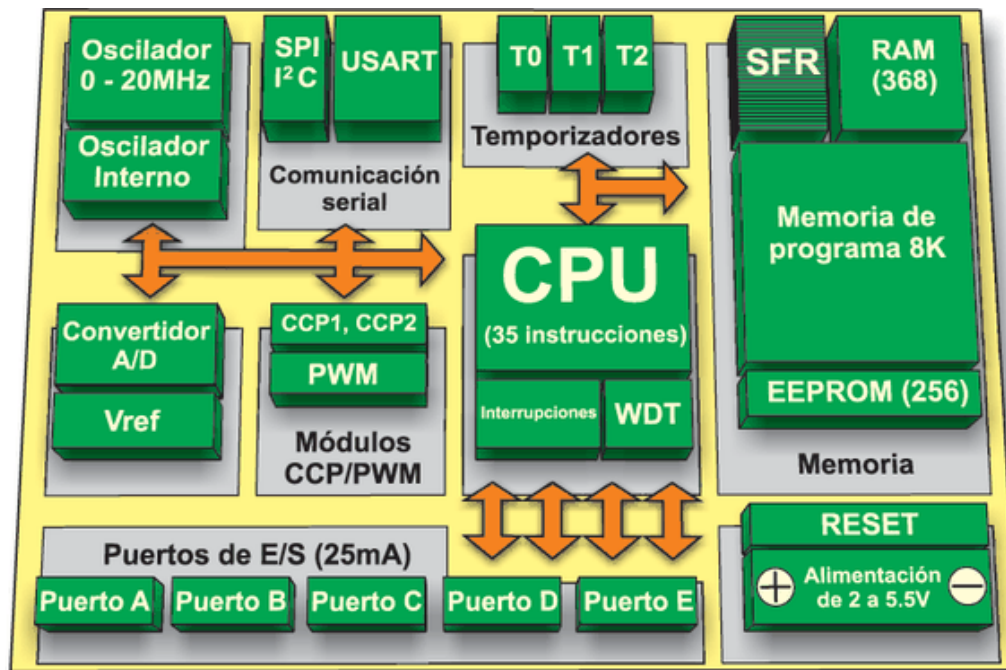


MICROPROCESADORES

- *Funciones específicas
- *Sensores
- *Tiempo de respuesta mínimo

- *Funciones generales
- *Manejo de volúmenes de datos
- *Sistemas informáticos

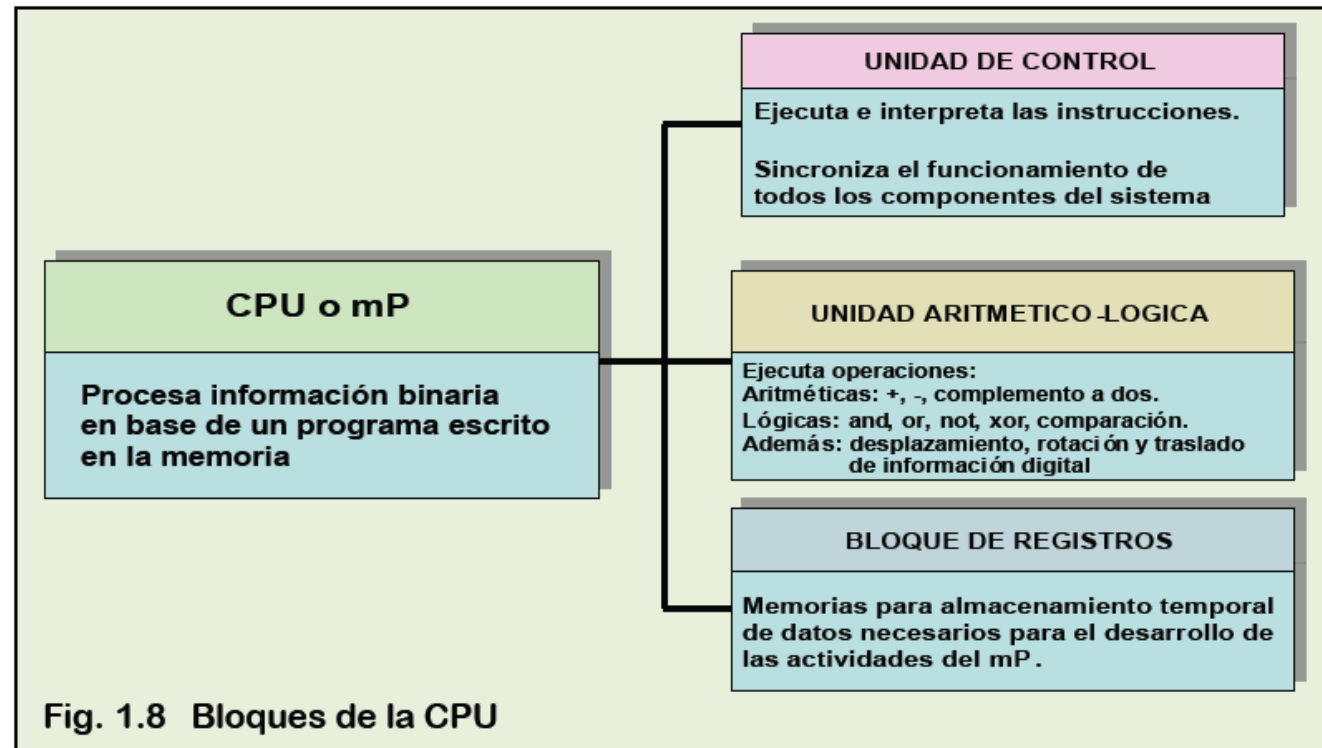
2. UNIDAD CENTRAL DE PROCESAMIENTO (CPU)



Tanto como los microcontroladores como los microprocesadores son circuitos digitales que se pueden programar con una serie de instrucciones. Especialmente, están diseñados para ejecutar e interpretar las funciones implementadas dentro de ellos y de sincronizar el funcionamiento del sistema.

*Sincronizar: Una CPU debe tener un reloj interno de alta velocidad que permita organizar por tiempos de ejecución del programa y el consumo de recursos.

2. UNIDAD CENTRAL DE PROCESAMIENTO (CPU)



2. UNIDAD CENTRAL DE PROCESAMIENTO (CPU)

Unidad Aritmético Lógica

Es el encargado de realizar las operaciones aritmético-lógicas de los datos ingresados desde el programa principal. Con ello, es el encargado del desplazamiento, rotación y traslado de ellos.

Registros de trabajo

Son espacios reducidos de memoria que necesita una CPU para ser, por un lado, configurados y realizar las funcionalidades previstas del programa. Por otro lado, almacenar datos en el proceso de ejecución de instrucciones.



Buses de Datos:

Son los cables o pistas encargados del transporte de datos digitales



2.1. Registros

Registro Contador de Programa (PC): Es el que indica a la CPU la dirección de memoria donde se está ejecutando el programa. Cada vez que el microcontrolador ejecuta una línea de programa este registro automáticamente se incrementa.

Registro de Instrucciones (IR): Cada vez que la CPU capta una instrucción, esta se almacena en el registro IR para proceder a su interpretación, busca en la ROM del programa el conjunto de microinstrucciones necesarias para la ejecución.

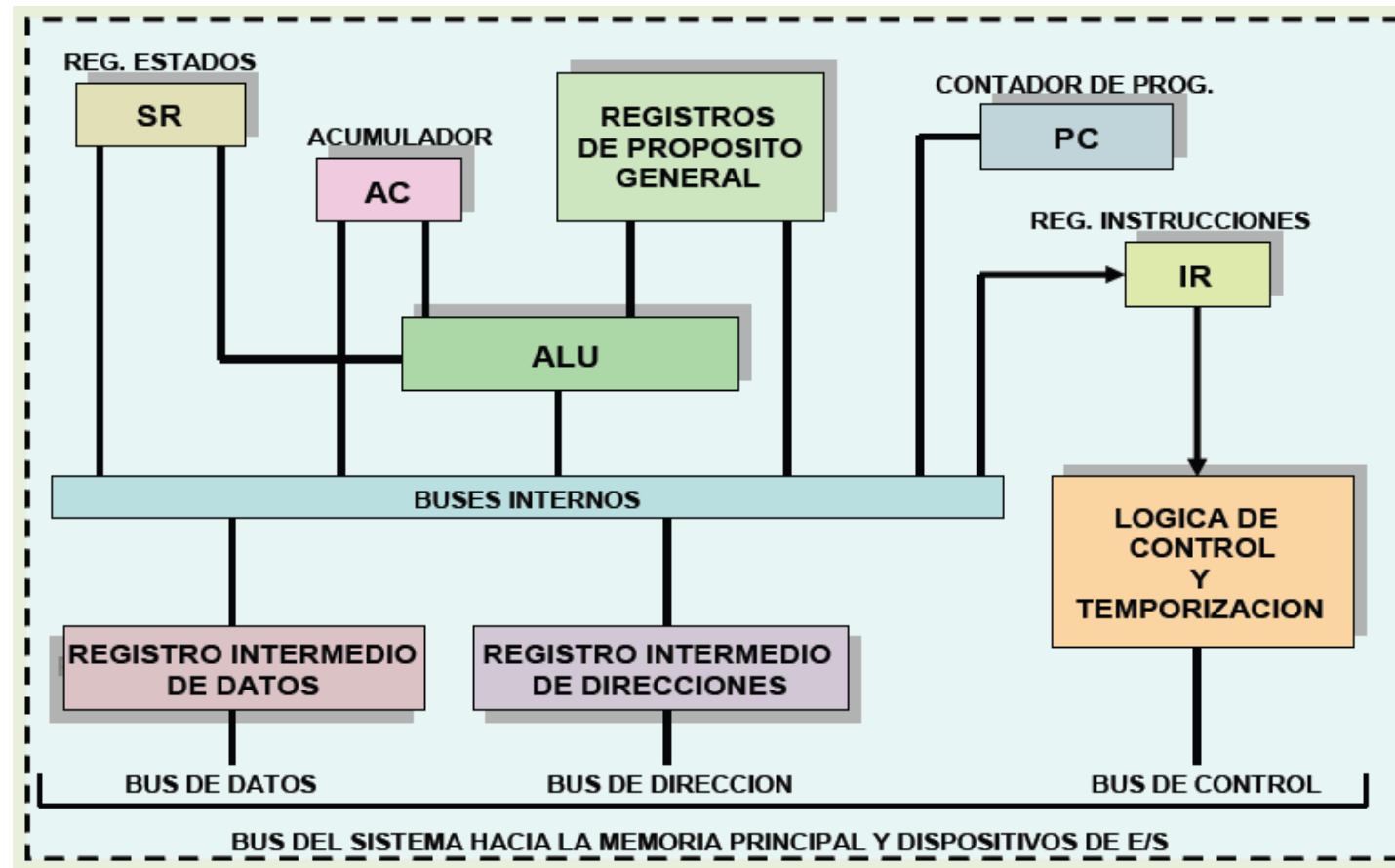
Acumulador (Ac, W): Dentro de la unidad Aritmética-Lógica se encuentra el primer operando y el resultado de la misma luego de haberla ejecutado.

2.1. Registros

Registro de estado (SR): suministra a través de sus bits (banderas), información realtiva a la ejecución de ciertas instrucciones como signo , resultado negativo, etc.

Propósito General: Son utilizados para almacenar direcciones de memoria, datos, resultados, es un aspecto muy importante que poseen los microprocesadores en su programación.

2.1. Registros



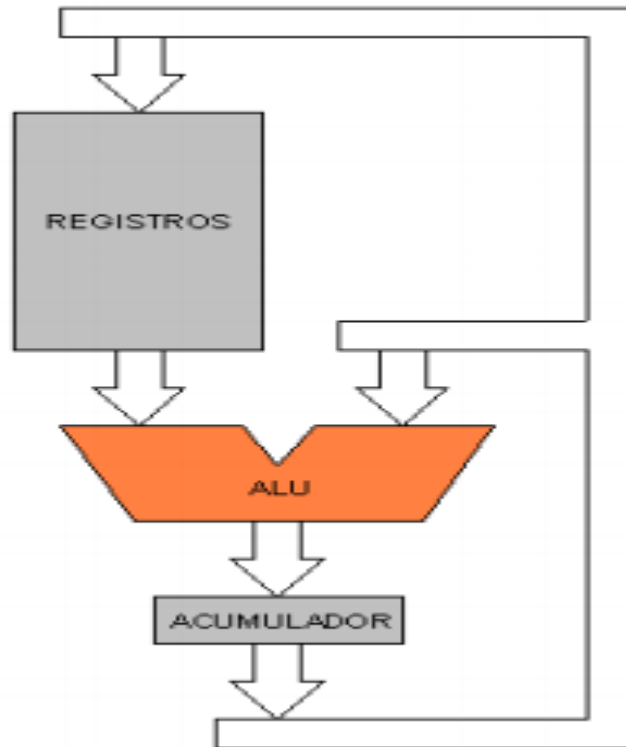
2.2. Organización de la CPU

El proceso anterior comentado, debe existir un flujo adecuado del envío de datos entre la ALU y los registros. Es por ello que se puede tener una organización:

- *Tradicional

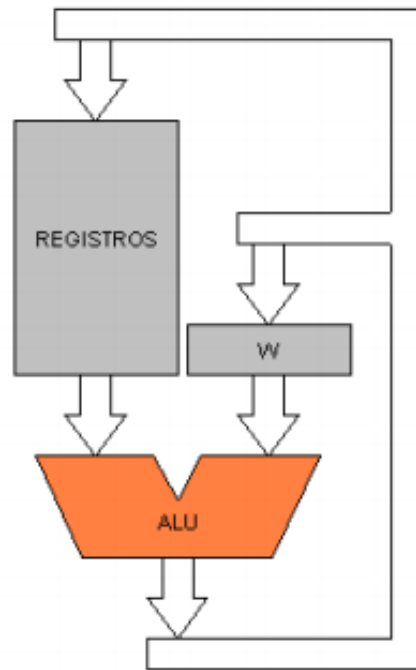
- *Ortogonal

2.2.1 Organización Tradicional



En la organización tradicional todas las operaciones se realizan sobre el acumulador. La salida del acumulador está conectada a una de las entradas de la ALU, y por lo tanto éste es siempre uno de los dos operandos de cualquier instrucción. Por convención, las instrucciones de simple operando (borrar, incrementar, decrementar, complementar), actúan sobre el acumulador. La salida de la ALU va solamente a la entrada del acumulador, por lo tanto el resultado de cualquier operación siempre quedará en este registro.

2.2.1 Organización Ortogonal



En la arquitectura Ortogonal la salida de la ALU va al registro de trabajo y también a la memoria de datos así el resultado puede guardarse en cualquier destino. En las instrucciones de doble operando, uno de los dos datos siempre debe estar en el registro W, como ocurría en el modelo tradicional con el acumulador. En las instrucciones de simple operando el dato en este caso se toma de la memoria (también por convención). La gran ventaja de esta arquitectura es que permite un gran ahorro de instrucciones ya que el resultado de cualquier instrucción que opere con la memoria.

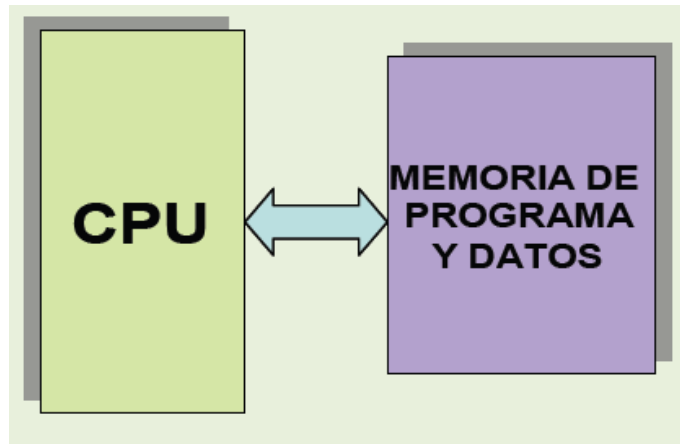
2.3. Arquitecturas

La CPU y los registros por si solos no pueden manejar los datos del programa principal. Es por ello que necesitan diferentes tipos de memorias. Una es la encargada de almacenar las instrucciones del programa principal y la otra, es la encargada de los datos resultados de los procesos realizados por la ALU. En este sentido, se necesita una memoria no volátil (ROM) y una memoria temporal (RAM). Como resultado, según la conexión entre estas memorias y la CPU, se tiene diferentes arquitecturas:

- *Arquitectura Harvard

- *Arquitectura Von Neuman

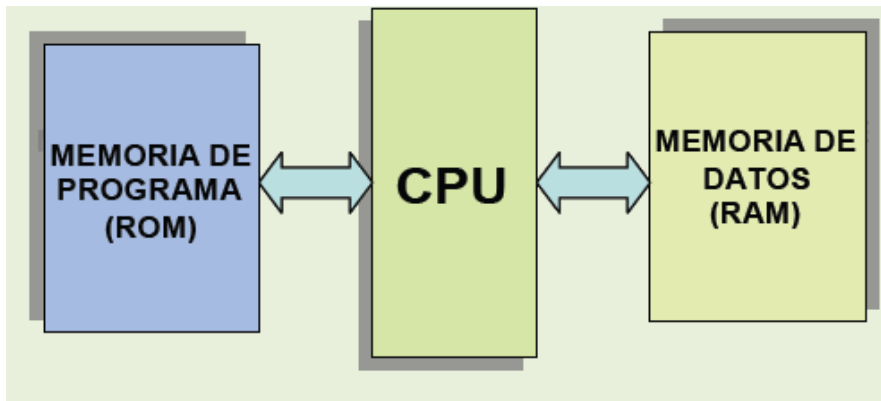
2.3.1. Arquitectura Von Neuman



La CPU está conectada a una memoria única que contiene las instrucciones del programa y datos. A esta memoria se accede a través de un sistema de buses.

Las limitaciones esta dada por la longitud de los datos, por lo tanto la CPU debe hacer varios accesos a la memoria para buscar instrucciones complejas, limitando su velocidad.

2.3.2. Arquitectura Harvard



La memoria de datos y de programa se conecta por 2 buses separados.

Estos buses pueden tener distintos anchos y esto hace que la CPU pueda acceder a la memoria de datos e instrucciones simultáneamente aumentando la velocidad.

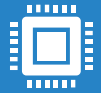
2.4 Capacidad de Instrucciones

CISC (Complex Instruction Set Computer). Son p con un juego de instrucciones complejo. Su reroceadorespertorio de instrucciones es elevado y algunas de ellas son muy sofisticadas.

RISC (Reduced Instruction Set Computer). Las instrucciones son muy simples y suelen ejecutarse en un solo ciclo máquina.

SISC (Specific Instruction Set Computer). Esta CPU poseen un juego de instrucciones específico para cada aplicación. Aplicaciones muy concretas.

3. SISTEMAS EMBEBIDOS



Un sistema electrónico es un conjunto de circuitos que interactúan entre sí para obtener un resultado. Una forma de entender los sistemas electrónicos consiste en dividirlos en las siguientes partes:



***Entradas o Inputs** – Sensores (o transductores) electrónicos o mecánicos que toman las señales (en forma de temperatura, presión, etc.) del mundo físico y las convierten en señales de corriente o voltaje. Ejemplo: El termopar, la foto resistencia para medir la intensidad de la luz, etc.



***Circuitos de procesamiento de señales (Unidad Central de Procesos)** – Consisten en piezas electrónicas conectadas juntas para manipular, interpretar y transformar las señales de voltaje y corriente provenientes de los transductores.



***Salidas o Outputs** – Actuadores u otros dispositivos (también transductores) que convierten las señales de corriente o voltaje en señales físicamente útiles. Por ejemplo: un display que nos registre la temperatura, un foco o sistema de luces que se encienda automáticamente cuando este oscureciendo.

3. SISTEMAS EMBEBIDOS

En los años 80, en el inicio de la construcción de procesadores (CPU), se debían elegir los diferentes componentes que permitan tener una funcionalidad completa. El microprocesador ofrece gran potencialización para el desarrollo de funciones y actuaciones de control en general. Sin embargo también se constató el microprocesador por si solo es inoperante, es necesario acompañarlo de los componentes necesarios para que pueda llevar a cabo una determinada función.

Los componentes asociados que se necesitan, deberán resolver problemas lógicos, de control, de direccionamiento, de tratamiento de buses, de almacenamiento de datos, de comunicación E/S, etc.

Los imprescindibles son decodificadores, memorias RAM, memorias EPROM, etc.

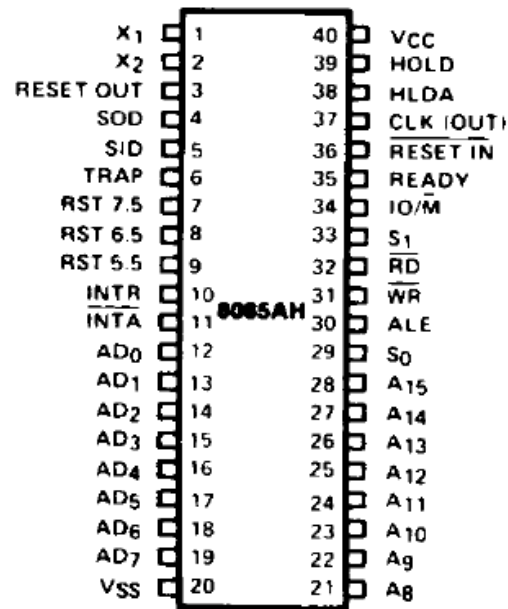
3.1. Diseño de un sistema microprocesador

Se deben realizar los siguientes pasos:

1. Elegir el procesador y determinar sus características.
2. Revisar si las direcciones de memoria y direccionamiento son diferentes. En casos no serlo, usar un cerrojo para dividirlo.
3. Usar un decodificador para aumentar las últimas líneas de direccionamiento y mejorar la distribución en el accionamiento de periféricos.
4. Insertar memoria RAM
5. Insertar memoria ROM
6. Armar todo el sistema y generar el direccionamiento adecuado.

3.1. Diseño de un sistema microprocesador

1



231718-2

Figure 2. 8085AH Pin Configuration

Table 1. Pin Description

Symbol	Type	Name and Function																																								
A ₈ -A ₁₅	O	ADDRESS BUS: The most significant 8 bits of memory address or the 8 bits of the I/O address, 3-stated during Hold and Halt modes and during RESET.																																								
AD ₀₋₇	I/O	MULTIPLEXED ADDRESS/DATA BUS: Lower 8 bits of the memory address (or I/O address) appear on the bus during the first clock cycle (T state) of a machine cycle. It then becomes the data bus during the second and third clock cycles.																																								
ALE	O	ADDRESS LATCH ENABLE: It occurs during the first clock state of a machine cycle and enables the address to get latched into the on-chip latch of peripherals. The falling edge of ALE is set to guarantee setup and hold times for the address information. The falling edge of ALE can also be used to strobe the status information. ALE is never 3-stated.																																								
S ₀ , S ₁ and IO/M	O	MACHINE CYCLE STATUS: <table><tr><th>IO/M</th><th>S₁</th><th>S₀</th><th>Status</th></tr><tr><td>0</td><td>0</td><td>1</td><td>Memory write</td></tr><tr><td>0</td><td>1</td><td>0</td><td>Memory read</td></tr><tr><td>1</td><td>0</td><td>1</td><td>I/O write</td></tr><tr><td>1</td><td>1</td><td>0</td><td>I/O read</td></tr><tr><td>0</td><td>1</td><td>1</td><td>Opcode fetch</td></tr><tr><td>1</td><td>1</td><td>1</td><td>Interrupt Acknowledge</td></tr><tr><td>*</td><td>0</td><td>0</td><td>Halt</td></tr><tr><td>*</td><td>X</td><td>X</td><td>Hold</td></tr><tr><td>*</td><td>X</td><td>X</td><td>Reset</td></tr></table> <p>* = 3-state (high impedance) X = unspecified</p> <p>S₁ can be used as an advanced R/W status. IO/M, S₀ and S₁ become valid at the beginning of a machine cycle and remain stable throughout the cycle. The falling edge of ALE may be used to latch the state of these lines.</p>	IO/M	S ₁	S ₀	Status	0	0	1	Memory write	0	1	0	Memory read	1	0	1	I/O write	1	1	0	I/O read	0	1	1	Opcode fetch	1	1	1	Interrupt Acknowledge	*	0	0	Halt	*	X	X	Hold	*	X	X	Reset
IO/M	S ₁	S ₀	Status																																							
0	0	1	Memory write																																							
0	1	0	Memory read																																							
1	0	1	I/O write																																							
1	1	0	I/O read																																							
0	1	1	Opcode fetch																																							
1	1	1	Interrupt Acknowledge																																							
*	0	0	Halt																																							
*	X	X	Hold																																							
*	X	X	Reset																																							
RD	O	READ CONTROL: A low level on RD indicates the selected memory or I/O device is to be read and that the Data Bus is available for the data transfer, 3-stated during Hold and Halt modes and during RESET.																																								
WR	O	WRITE CONTROL: A low level on WR indicates the data on the Data Bus is to be written into the selected memory or I/O location. Data is set up at the trailing edge of WR. 3-stated during Hold and Halt modes and during RESET.																																								
READY	I	READY: If READY is high during a read or write cycle, it indicates that the memory or peripheral is ready to send or receive data. If READY is low, the CPU will wait an integral number of clock cycles for READY to go high before completing the read or write cycle. READY must conform to specified setup and hold times.																																								
HOLD	I	HOLD: Indicates that another master is requesting the use of the address and data buses. The CPU, upon receiving the hold request, will relinquish the use of the bus as soon as the completion of the current bus transfer. Internal processing can continue. The processor can regain the bus only after the HOLD is removed. When																																								

3.1. Diseño de un sistema microprocesador

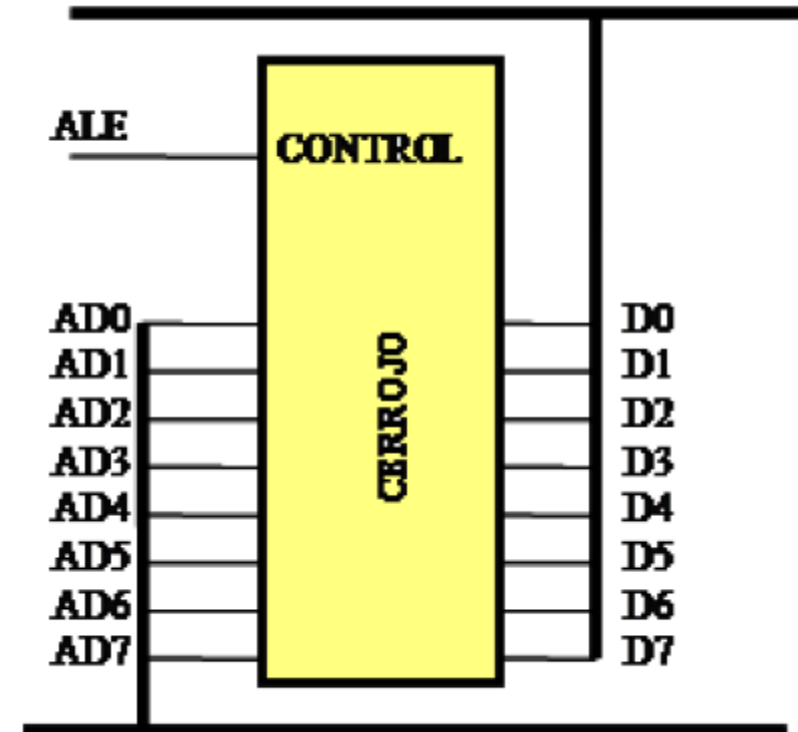
2

Posee un bus de datos (8 líneas) multiplexado con la parte baja del bus de direcciones.

Multiplexado nos indica que en un instante determinado tendremos en las 8 líneas información que podemos adquirir y en otro momento la dirección de memoria que podemos leer.

Por lo tanto, por dispositivos externos es necesario separar estas señales de modo apropiado. De esta forma tendremos bus de datos de 8 bits y 16 en el bus de direcciones.

La línea de control ALE, es por medio de un nivel lógico 1 las líneas son dirección, cuando es 0 es de datos.

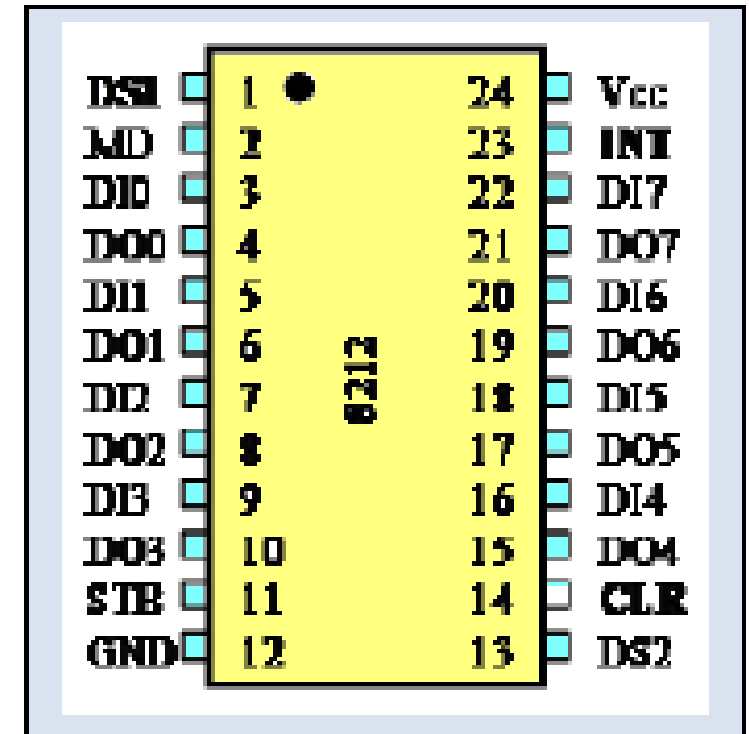


3.1. Diseño de un sistema microprocesador

2

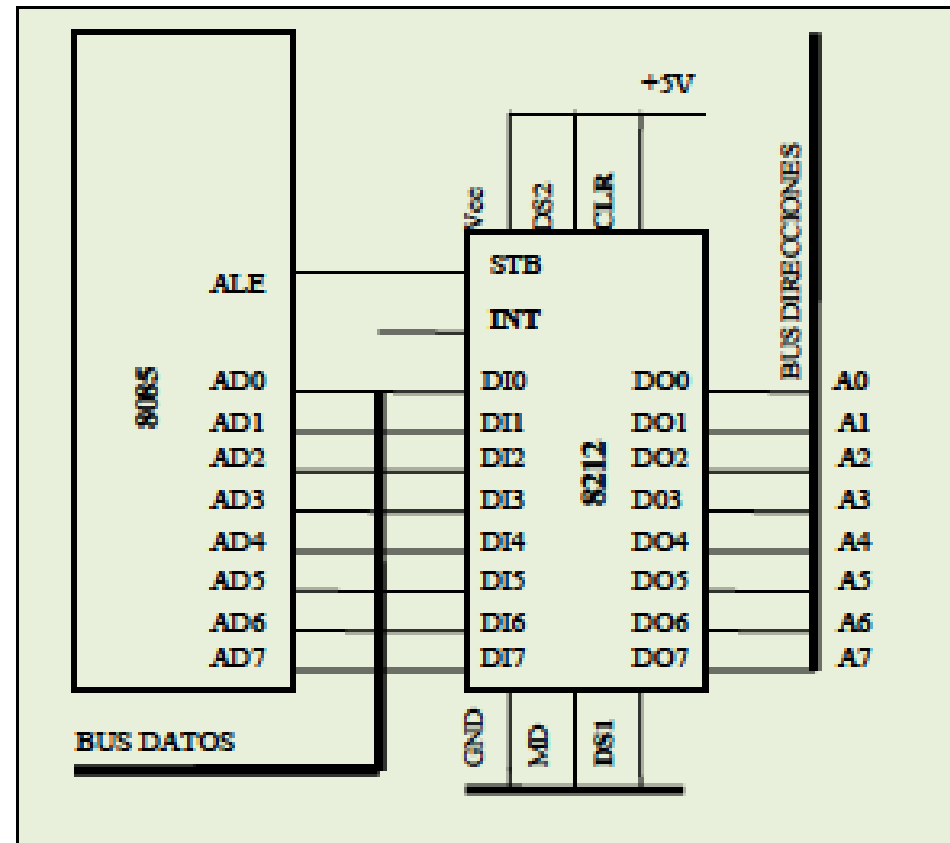
Para poder dividir las líneas de datos y de direccionamiento, se necesita un circuito de cerrojo donde comúnmente es el 74LS373 pero en este caso se estudiará el circuito integrado 8212 de la INTEL:

- DO0..DO7: Son las 8 líneas de salida de datos que están conectadas a 8 buffers no inversores.
- DI0..DI7: Son las 8 líneas de salidas de datos
- Md: señal de control del estado del búffer de salida.
- DS1 Y DS2 : Entradas de selección del componente. Con DS1=0 Y DS2=1 el componente esta selecionado.
- CLR.
- INT. Línea de salida de datos para un interrupción.



3.1.Diseño de un sistema microprocesador

2



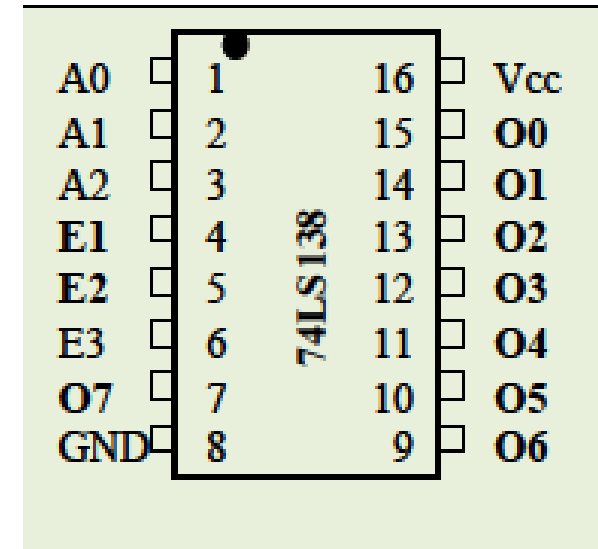
3.1. Diseño de un sistema microprocesador

3

En algunas ocasiones, las líneas de direccionamiento son limitantes al intentar implementar mayor cantidad de elementos dentro del sistema, como lo son las memorias. Para ello, se realiza la implementación de decodificadores para aumentar líneas de dirección en un caso, por un lado. Por otro lado, se puede realizar una mejor estructura en el direccionamiento de activación de los periféricos.

74LS138

- A0, A1 Y A2 son entradas de código binario.
- O0...07 salidas con nivel bajo activo.
- E3 Habilitación a nivel alto.
- E1 Y E2 Habilitación nivel bajo



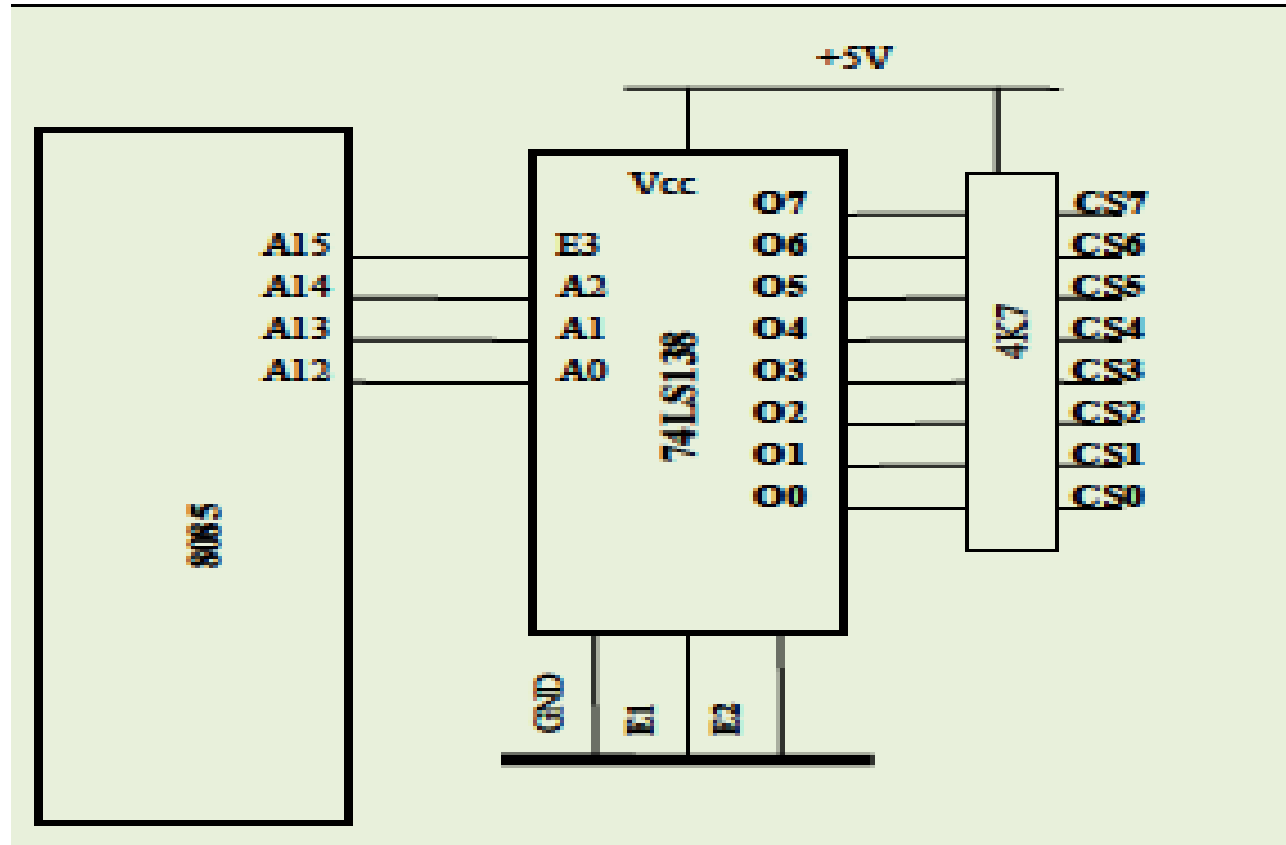
3.1. Diseño de un sistema microprocesador

3

A2	A1	A0	O0	O1	O2	O3	O4	O5	O6	O7
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	0

3.1. Diseño de un sistema microprocesador

3



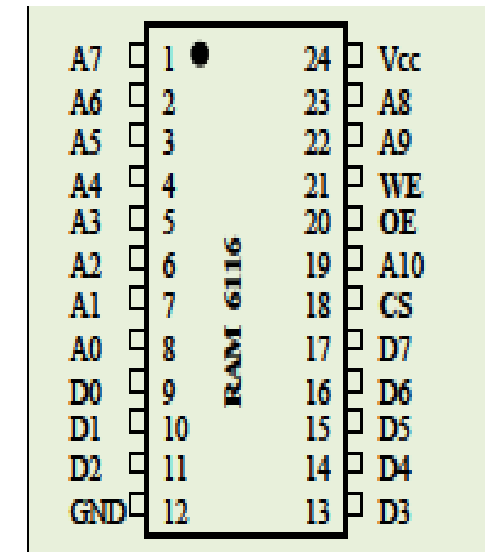
3.1. Diseño de un sistema microprocesador

4

Para que el sistema microprocesador tenga la capacidad de almacenar un programa y su vez pueda cargarlo. Inicialmente, se usará la memoria RAM 6116 de 2 kilobytes.

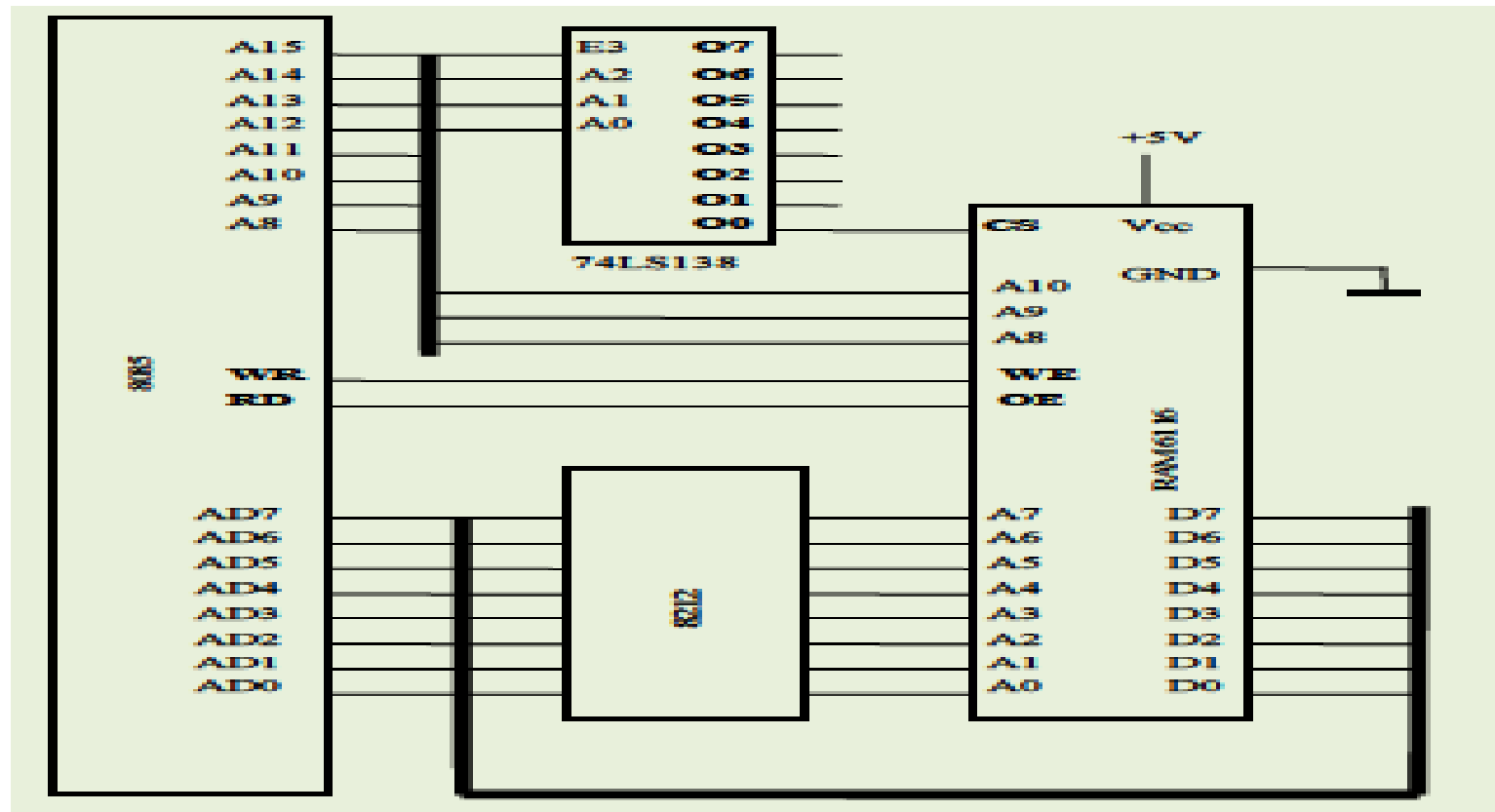
La descripción de los distintos terminales es la siguiente:

- Patillas A0,... A10. Son el bus de direcciones.
- Patillas D0,... D7. Constituyen el bus de datos.
- Patilla GND. Es el terminal de masa o tensión de referencia.
- Patilla Vcc. Es el terminal de alimentación (+5V).
- Patilla CS. Entrada de selección de componente.
- Patilla OE. Entrada de lectura.
- Patilla WE. Entrada de escritura.



3.1. Diseño de un sistema microprocesador

4



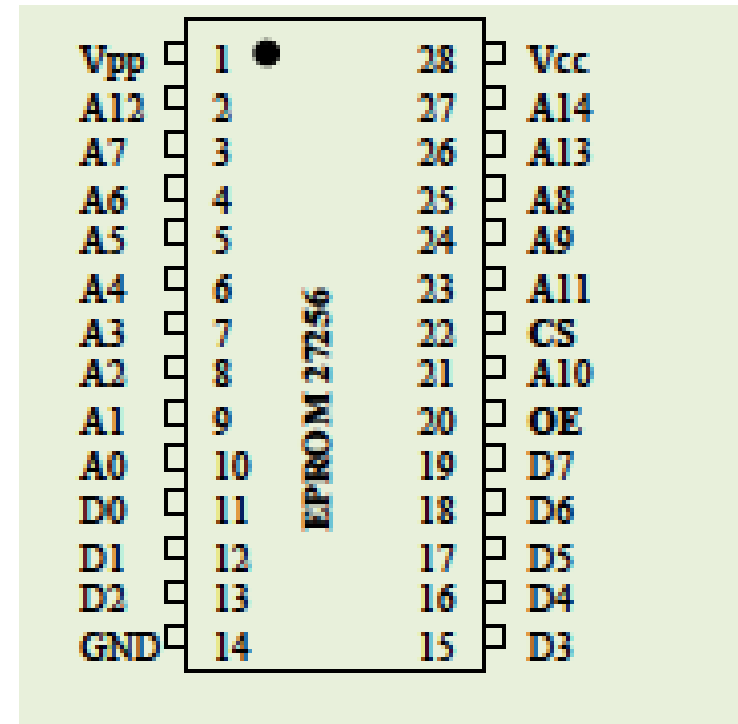
3.1. Diseño de un sistema microprocesador

5

Posteriormente, se emplea una EPROM 27256
32 kilobytes

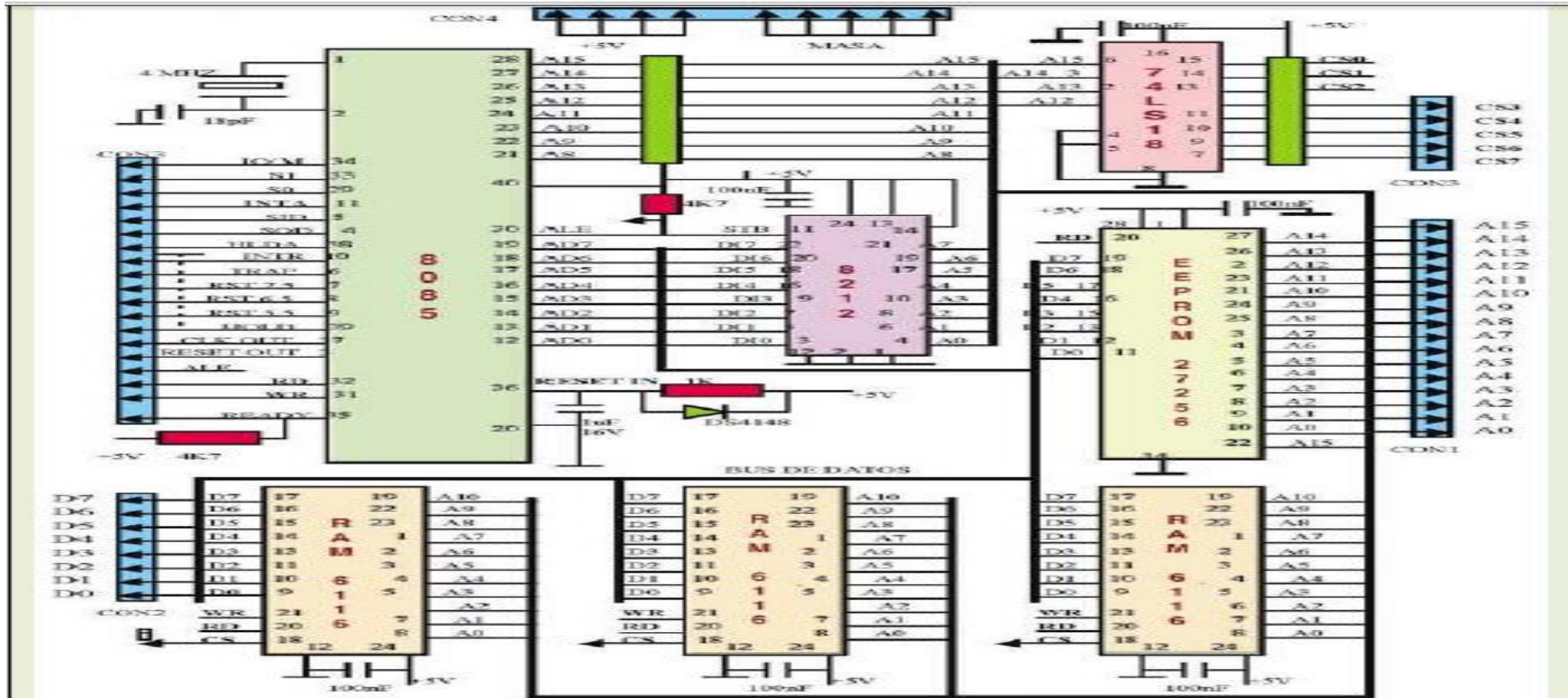
A continuación se describe la función de sus terminales:

- Patillas A0,... A14. Representan el bus de direcciones.
- Patillas D0,... D7. Representan el bus de datos.
- Patilla GND. Representa la tensión de referencia o masa.
- Patilla Vcc. Tensión de alimentación.
- Patilla Vpp. Entrada de programación.
- Patilla CS. Terminal de selección de chip.
- Patilla OE. Terminal que habilita las salidas.



3.1. Diseño de un sistema microprocesador

6



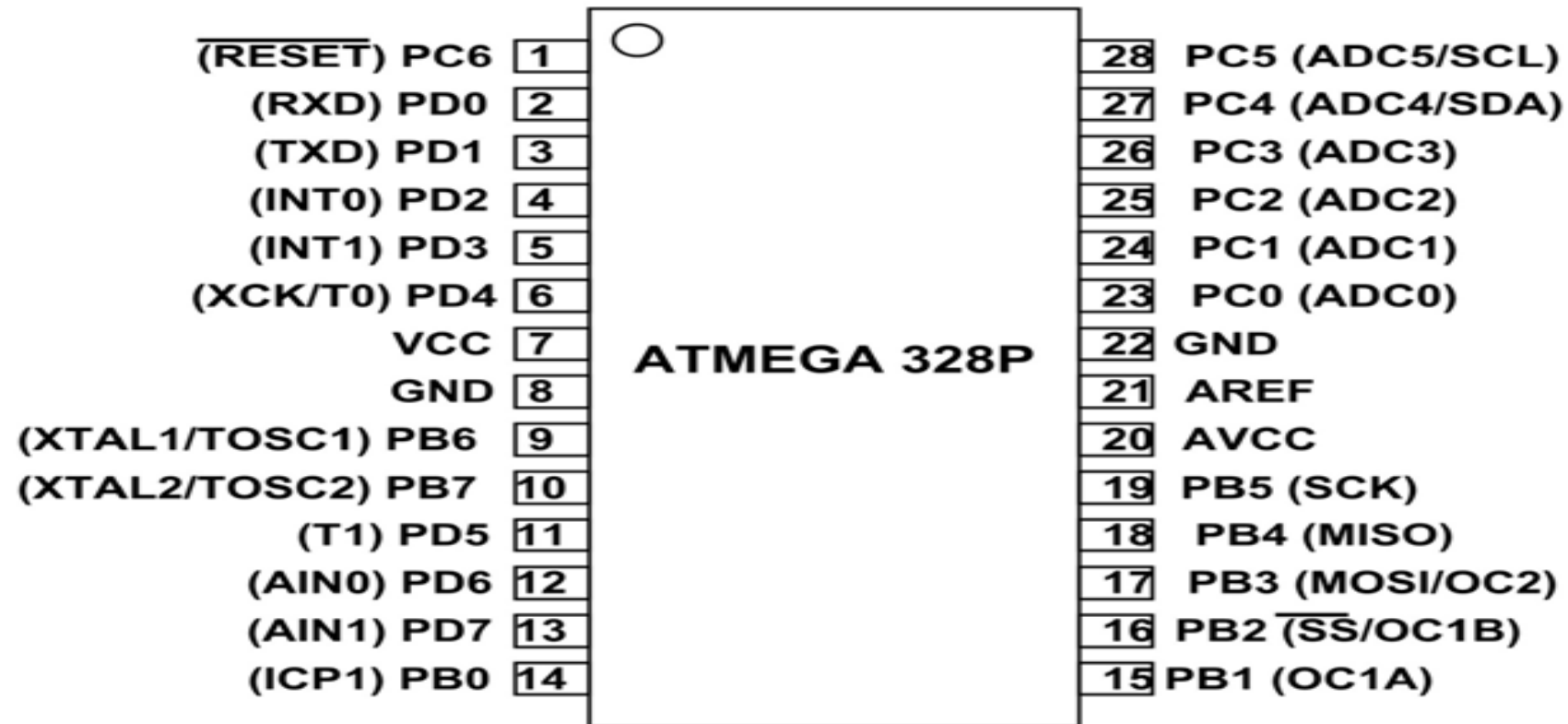
3.2. Sistemas actuales

En la actualidad, los procesadores se han desarrollado en relación a las aplicaciones. Por esta razón, los microcontroladores cuentan con periféricos internos para tener una interacción con el mundo real. Es por ello, que se cuenta:

- ❖ Pines digitales
- ❖ Conversores analógicos-digitales y digitales-analógicos
- ❖ Interrupciones
- ❖ Módulos de comunicación y visualización.

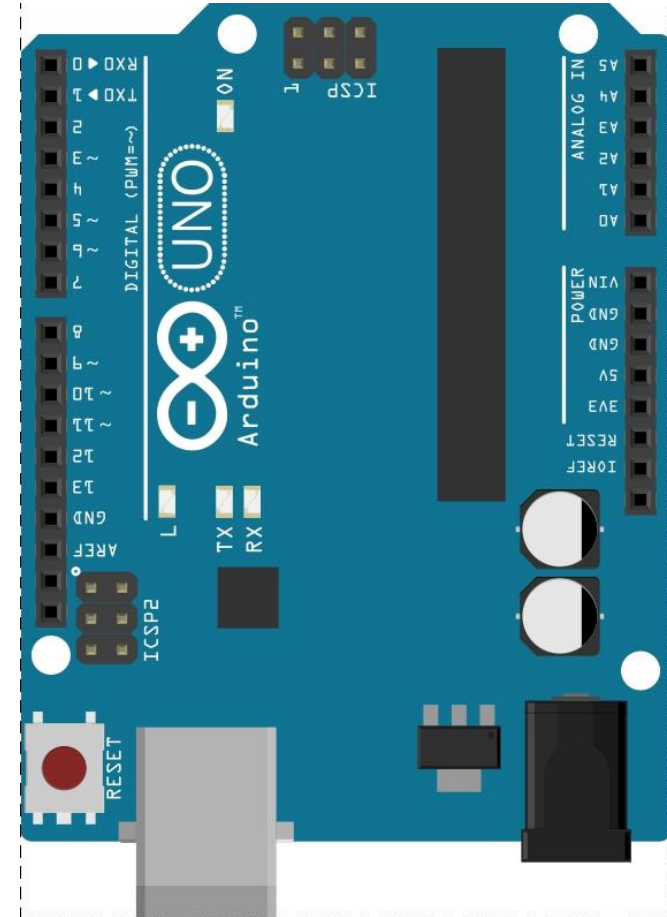
No obstante, cada pin del microcontrolador puede tener varios usos y está relacionado a los registros de trabajo que permiten configurarlo según la aplicación a realizar.

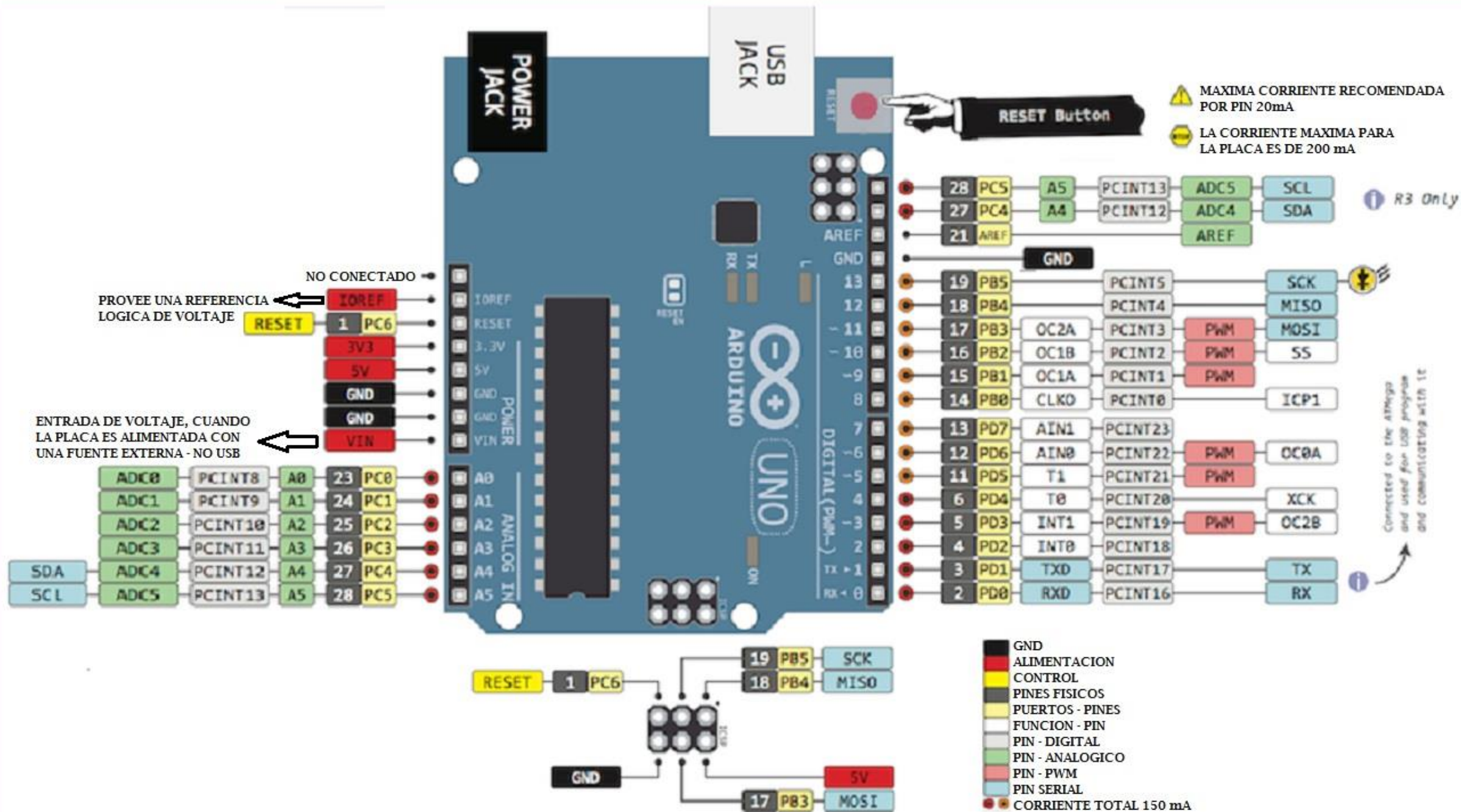
3.2. Sistemas actuales

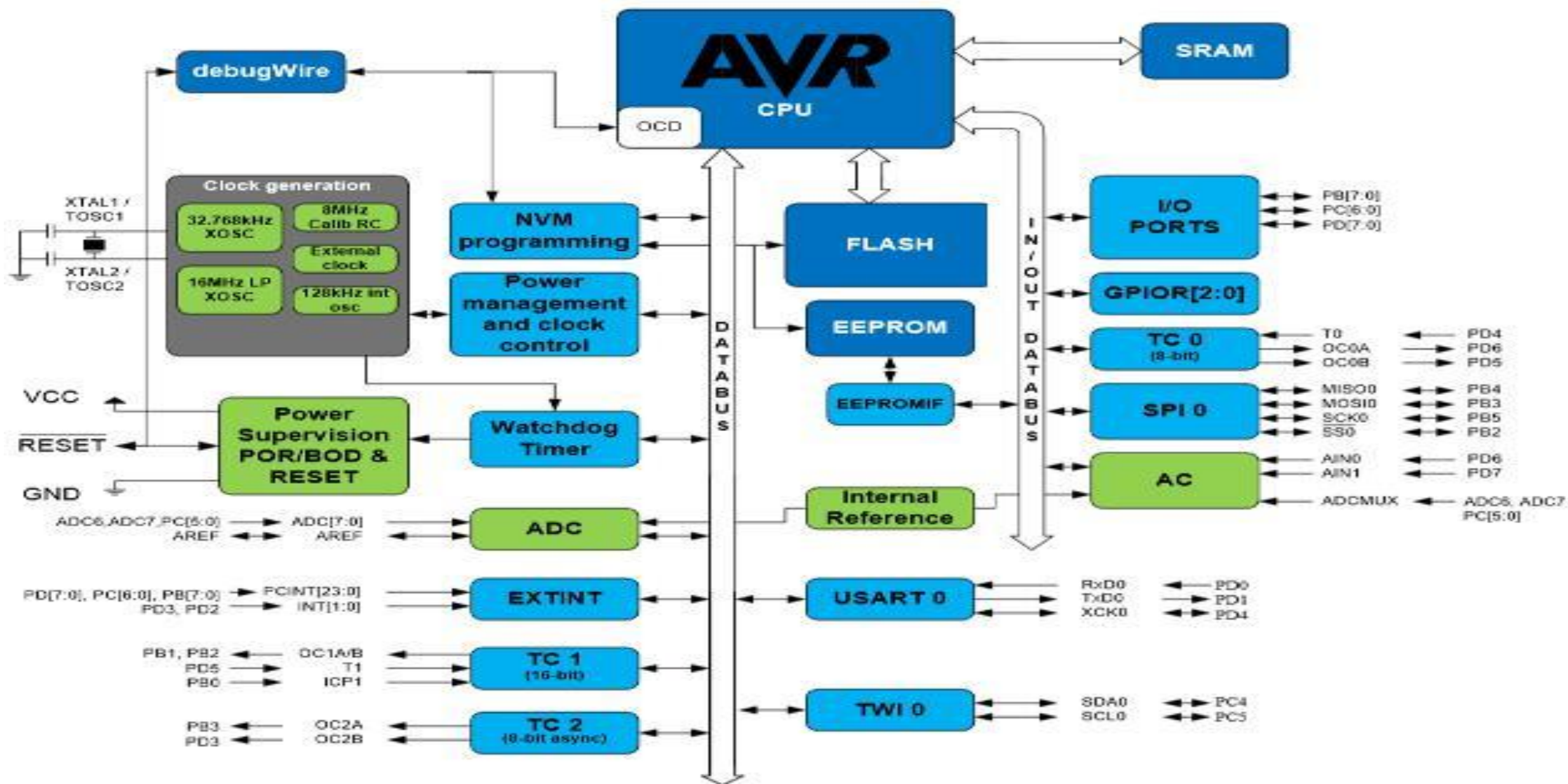


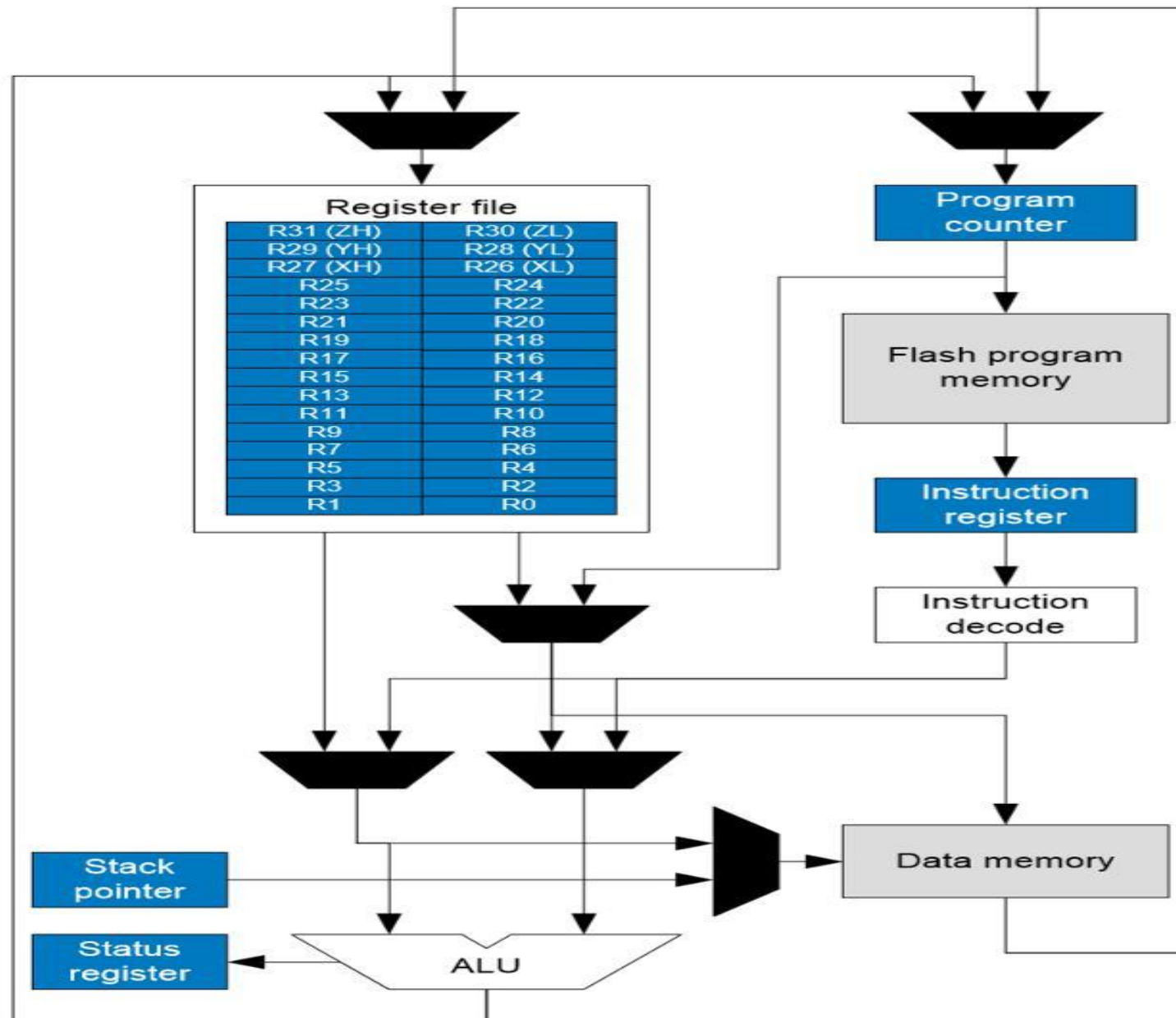
3.2. Sistemas actuales

Estos microcontroladores, necesitan de un instrumento que permita grabar el código diseñado en un computador hacia el microcontrolador. Es por ello, el hardware libre permitió liberar licencias y conectarse vía USB directamente al computador. El más popular es Arduino.

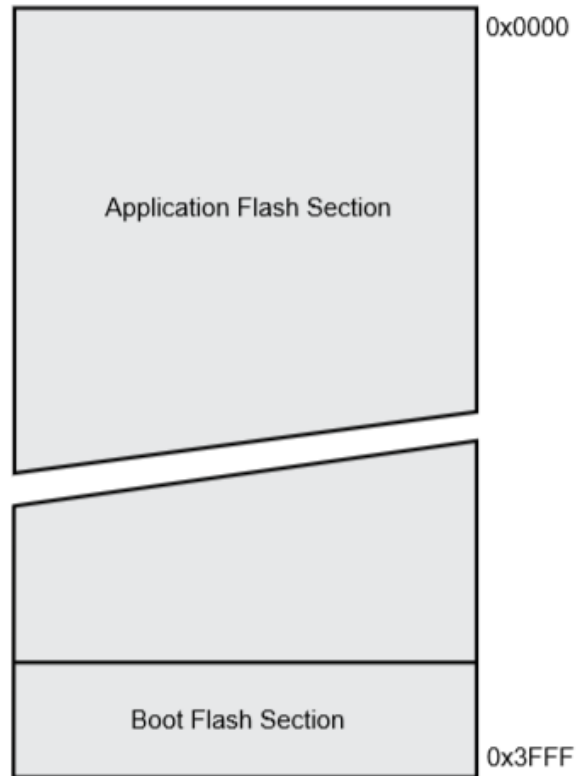






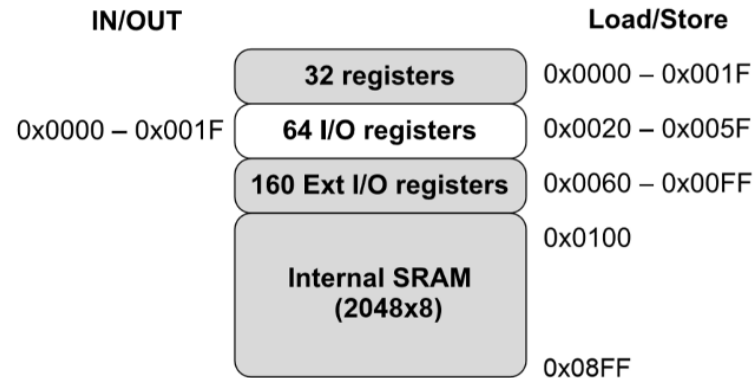


MEMORIA DE PROGRAMA



Flash 32 Kbytes

MEMORIA DE DATOS SRAM



SRAM 2 Kbytes

Bit	7	6	5	4	3	2	1	0
	I	T	H	S	V	N	Z	C
Read/Write	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Valor inicial	0	0	0	0	0	0	0	0

- **I**: Habilitador global de Interrupciones, con un 1 lógico, las interrupciones son habilitadas.
 - **T**: Para respaldo de un bit, con la instrucción BLD para Carga y BST, para almacenamiento.
 - **H**: Bandera de acarreo de los 4 bits inferiores (Half)
 - **S**: Bit de signo
 - **V**: Bandera de Sobreflujo, en operaciones de complemento a dos.
 - **N**: Bandera de Negativo
 - **Z**: Bandera de Cero
 - **C**: Bandera de Acarreo
- Se generan con operaciones Aritméticas y lógicas